



دانشگاه زنجان

دانشکده مهندسی

گروه برق

پایان نامه کارشناسی

گرایش : الکترونیک

عنوان :

بررسی پدیده‌ی ناپایداری ناشی از بایاس منفی و دما در افزاره‌های نانومتري (NBTI)

استاد راهنما : دکتر نیره قبادی

نگارش : حدیثه روشن

مرداد ۹۶

چکیده

نایابیداری پارامترهای افزاره‌های PMOS، از جمله ولتاژ آستانه V_{TH} ، ضریب رسانایی، جریان اشباع و... بر روی عملکرد و پایداری مدارهای دیجیتال تأثیر دارد. در این مقاله، اثرات تغییرات پارامترهای افزاره‌های PMOS بر روی عملکرد و پایداری مدارهای دیجیتال با استفاده از روش‌های مختلف مدل‌سازی و شبیه‌سازی بررسی شده است. نتایج نشان می‌دهد که تغییرات پارامترهای افزاره‌های PMOS می‌تواند به طور قابل توجهی بر روی عملکرد و پایداری مدارهای دیجیتال تأثیر داشته باشد. بنابراین، در طراحی مدارهای دیجیتال، باید به تغییرات پارامترهای افزاره‌های PMOS توجه ویژه‌ای داشت.

بررسی این موضوع پرداخته و عوامل مؤثر بر افزایش این پدیده را بیان کرده و با استفاده از معادلات واکنش-نفوذ (R-D)، مدل‌هایی ارائه می‌شود و فازهای مختلف مدل بررسی شده و مدل تعمیم می‌شود تا کاستی‌های آن برطرف شده و بهتر بتواند با نتایج تجربی مطابقت داشته باشد، سپس به ماهیت ذرات نفوذی می‌پردازیم و در نهایت توسط نرم‌افزار SILVACO پدیده NBTI شبیه‌سازی شده و نتایج حاصل بررسی و مقایسه می‌گردد.

نایابیداری پارامترهای افزاره‌های PMOS، از جمله ولتاژ آستانه V_{TH} ، ضریب رسانایی، جریان اشباع و... بر روی عملکرد و پایداری مدارهای دیجیتال تأثیر دارد. در این مقاله، اثرات تغییرات پارامترهای افزاره‌های PMOS بر روی عملکرد و پایداری مدارهای دیجیتال با استفاده از روش‌های مختلف مدل‌سازی و شبیه‌سازی بررسی شده است. نتایج نشان می‌دهد که تغییرات پارامترهای افزاره‌های PMOS می‌تواند به طور قابل توجهی بر روی عملکرد و پایداری مدارهای دیجیتال تأثیر داشته باشد. بنابراین، در طراحی مدارهای دیجیتال، باید به تغییرات پارامترهای افزاره‌های PMOS توجه ویژه‌ای داشت.

نایابیداری پارامترهای افزاره‌های PMOS، از جمله ولتاژ آستانه V_{TH} ، ضریب رسانایی، جریان اشباع و... بر روی عملکرد و پایداری مدارهای دیجیتال تأثیر دارد. در این مقاله، اثرات تغییرات پارامترهای افزاره‌های PMOS بر روی عملکرد و پایداری مدارهای دیجیتال با استفاده از روش‌های مختلف مدل‌سازی و شبیه‌سازی بررسی شده است. نتایج نشان می‌دهد که تغییرات پارامترهای افزاره‌های PMOS می‌تواند به طور قابل توجهی بر روی عملکرد و پایداری مدارهای دیجیتال تأثیر داشته باشد. بنابراین، در طراحی مدارهای دیجیتال، باید به تغییرات پارامترهای افزاره‌های PMOS توجه ویژه‌ای داشت.

فهرست مطالب

فصل اول: مقدمه	۱
فصل دوم: مدل واکنش _ نفوذ (R-D)	۵
۲.۱ حل مدل (R-D)	۷
۲.۱.۱ فاز تنش	۷
۲.۱.۲ فاز بازیابی	۱۲
۲.۲ تعمیم مدل (R-D)	۱۴
۲.۲.۱ مدل NBTI وابسته به میدان (ولتاژ)	۱۴
۲.۲.۲ نقش حفره ها و وابسته به میدان بودن چگالی آن ها	۱۴
۲.۲.۳ نقش تسخیر حفره ها و وابسته به میدان بودن آن	۱۶
۲.۲.۴ نقش وابسته به میدان بودن شکستن پیوند	۱۷
۲.۲.۵ مدل NBTI وابسته به دما	۱۷
۲.۲.۶ انرژی فعالسازی فرایند نفوذ	۱۷
۲.۲.۷ ماهیت ذرات نفوذی	۱۹
۲.۲.۸ فرضیه مربوط به توان های غیر استاندارد NBTI	۱۹
فصل سوم: مدل کلی R-D با توجه به ماهیت ذرات نفوذی	۲۱
۳.۱ چارچوب استاندارد مدل R-D برای نفوذ H	۲۱
۳.۲ چارچوب استاندارد مدل R-D برای نفوذ H ₂	۲۴
۳.۳ مدل کلی R-D با هر دو نفوذ H و H ₂	۲۶
۳.۴ نتایج شبیه سازی	۲۶

فصل چهارم: شبیه سازی با نرم افزار SILVACO.....	۲۸
۴.۱ تاریخچه	۲۸
۴.۲ معرفی ماژول ATHENA.....	۲۹
۴.۲.۱ ابزارهای اصلی در ATHENA.....	۲۹
۴.۳ معرفی ماژول ATLAS.....	۲۹
۴.۳.۱ ابزارهای اصلی در ATLAS.....	۲۹
۴.۳.۲ خروجی های ATLAS.....	۳۰
۴.۳.۳ مراحل شبیه سازی در ATLAS.....	۳۰
۴.۴ شبیه سازی NBTI با مدل (R-D) توسط نرم افزار.....	۳۰
۴.۵ ایجاد تغییر در پارامترهای کد NBTI.....	۴۳
۴.۵.۱ تغییر در دما و ولتاژ گیت	۴۳
۴.۵.۲ تغییر در ابعاد افزاره	۴۴
۴.۵.۳ ولتاژ بدنه	۴۵
مراجع	۴۷

فصل اول

مقدمه

با گذشت زمان به دلیل ارتقای افزارها و تغییر در ابعاد آن‌ها در روند کوچک سازی و عملکرد مدارها از جمله افزایش ولتاژ اعمالی نسبت به ضخامت اکسید گیت و دمای کاری بالاتر به علت اتلاف توان مدارها یا شرایط محیطی مسئله‌ی مهمی در رابطه با قابلیت اطمینان مدارات آنالوگ و دیجیتال با نام پدیده‌ی NBTI معرفی شده است که موجب تغییر در پارامترهای اساسی افزاره می‌شود. از جمله‌ی این تغییرات می‌توان به

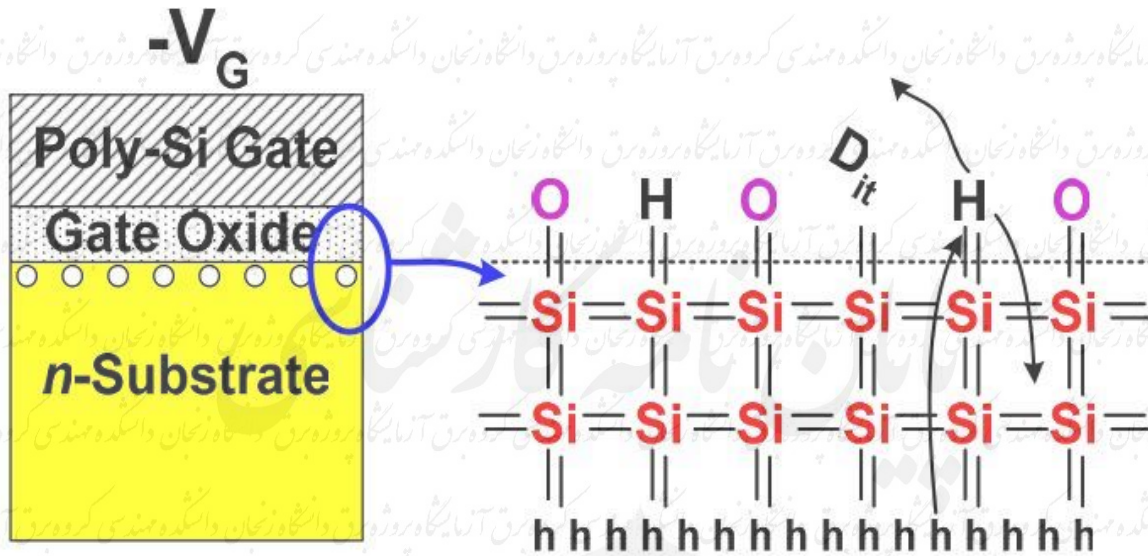
افزایش اندازه‌ی ولتاژ آستانه (V_{TH})، کاهش رسانایی (g_m)، کاهش جریان اشباع درین ($I_{d,sat}$)، کاهش توانایی تحرک در کانال (μ_{eff}) به علت پراکندگی و ... می‌توان اشاره کرد که NBTI را افزایش می‌دهد و موجب کاهش کارایی و طول عمر افزاره می‌گردد [۱-۲].

تعدادی از دلایل این پدیده عبارت است از: افزایش ولتاژ اعمالی به مدارها در مقایسه با دی الکتریک

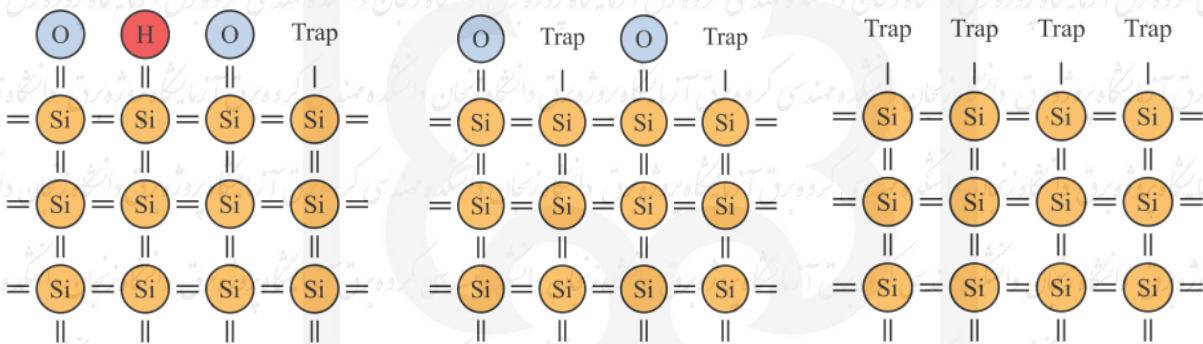
گیت و در نتیجه‌ی آن افزایش میدان در سراسر اکسید، کاهش ضخامت اکسید در گیت‌های پلی سیلیکون (توجه شود که نفوذ هیدروژن در پلی سیلیکون سریع‌تر از اکسید است، پس مقیاس اکسید گیت حساسیت به NBTI را افزایش داده است.)، جایگزینی افزاره‌های کانال P مدفون با افزاره‌های کانال سطحی (هرچند عملکرد افزاره‌های کانال سطحی بهتر از افزاره‌های کانال مدفون می‌باشد ولی عملکرد NBTI آنها بدتر است.)، معرفی تکنولوژی CMOS در اوایل ۱۹۸۰ و گسترش استفاده از آن و در نتیجه اهمیت و استفاده از افزاره‌های

کانال P [۱].

دانشگاه مهندسی گروه برق آزمایشگاه پژوهش برق دانشگاه زنجان دانشکده مهندسی گروه برق آزمایشگاه پژوهش برق دانشگاه زنجان دانشکده مهندسی گروه برق آزمایشگاه پژوهش برق دانشگاه زنجان دانشکده مهندسی گروه برق آزمایشگاه پژوهش برق دانشگاه زنجان



شکل ۲: بیان شماتیکی واکنش شیمیایی $Si-H + h^+ \leftrightarrow Si^* + H^0$



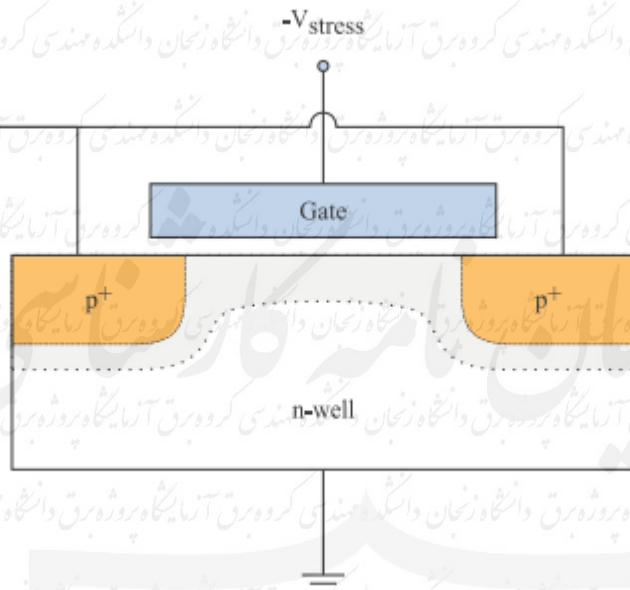
(ب): پس از قرار گرفتن در معرض هیدروژن

(ب): پس از اکسیداسیون

(الف): سطح سیلیکون

شکل ۳: فصل مشترک سیلیکون و اکسید

دانشگاه مهندسی گروه برق آزمایشگاه پژوهش برق دانشگاه زنجان دانشکده مهندسی گروه برق آزمایشگاه پژوهش برق دانشگاه زنجان دانشکده مهندسی گروه برق آزمایشگاه پژوهش برق دانشگاه زنجان دانشکده مهندسی گروه برق آزمایشگاه پژوهش برق دانشگاه زنجان



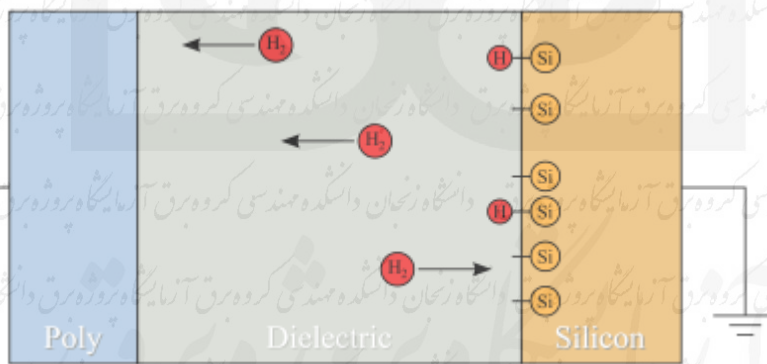
شکل ۴: نمونه‌ای از وضعیت بایاس افزاره برای مشاهده پدیده‌ی NBTI

فصل دوم

مدل واکنش - نفوذ (R-D)

مدل واکنش - نفوذ (R-D) تنها مدلی است که توانسته وابستگی توانی به زمان تولید تله‌های فصل مشترک در اثر NBTI را توجیه کند.

بدون هیچ فرض قبلی در مورد توزیع نیروهای پیوندی در فصل مشترک، مدل فرض می‌کند که هنگامی که ولتاژی به گیت اعمال می‌شود، یک واکنش وابسته به میدان در فصل مشترک Si/SiO_2 آغاز می‌شود که تله‌های فصل مشترک را به وسیله‌ی شکستن پیوندهای Si-H تولید می‌کند. هرچند فرایند دقیق علت تفکیک



شکل ۵: شماتیک مدل (R-D)

مراجع

[1] Alam, M. A., Mahapatra, S., "A Comprehensive Model of PMOS NBTI

Degradation," *Microelectronics Reliability* 45 (2005) 71-81

[2] Kufllouglu, H., Alam. M. A., "A Generalized Reaction-Diffusion Model With

Explicit H-H2 Dynamics for Negative-Bias Temperature-Instability (NBTI)

Degradation," *IEEE Trans. Electron Devices*, vol. 54, no. 5, May 2007

[3] Wang, W., Reddy, V., Krishnan, A. T., "Compact Modeling and Simulation of

Circuit Reliability for 65-nm CMOS Technology," *IEEE Trans. Device Mater.*

Reliab., vol. 7, no. 4, Dec 2007

[4] Silvaco, "Athena User's Manual, 2D Process Simulation Software",

<http://www.silvaco.com>, 2016.

[5] Silvaco, "Atlas User's Manual, Device Simulation Software",

<http://www.silvaco.com>, 2016.

[۶] نصری، عباس، "آموزش نرم افزار سیلواکو SILVACO"